

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-127829

(43)Date of publication of application : 10.06.1987

(51)Int.Cl. G02F 1/31  
// G02B 6/12

(21)Application number : 60-267264

(71)Applicant : FURUKAWA ELECTRIC CO LTD:THE

(22)Date of filing : 29.11.1985

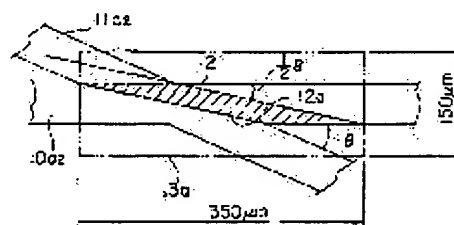
(72)Inventor : NIIJIMA MASAYUKI  
YANAGAWA HISAHARU  
KOKAYU MIKIO

## (54) WAVEGUIDE TYPE LIQUID CRYSTAL MATRIX SWITCH

## (57)Abstract:

PURPOSE: To realize a low loss and to reduce a crosstalk by bringing a liquid crystal to a molecular orientation in the direction of a bisector of a cross angle made by two waveguides, and setting a refractive index of the liquid crystal at the time when an electric field is impressed and when it is not impressed between electrodes, to a value being equal to a refractive index of the waveguide.

CONSTITUTION: A liquid crystal cell 1s is field with a liquid crystal, and this liquid crystal has an anisotropy in its refractive index, but brought to a molecular orientation so that the refractive index becomes equal against input use and output use waveguides 10a2, 11a2. That is to say, an empty cell 12 for inserting the liquid crystal has an oriented layer which has been formed on the upper face of a substrate, and this oriented layer is brought to rubbing in the direction of a bisector of a cross angle made by two waveguides 10a2, 11a2, and the liquid crystal is brought to a molecular orientation in the direction in which the rubbing has been executed. Also, a refractive index of the waveguides 10a2, 11a2 is set so as to become roughly equal to a refractive index of the liquid crystal in case when an electric field is not impressed between the upper and lower electrodes of the liquid crystal cell 12. In this way, at the time of a switching operation, a large deflection angle is obtained, a crosstalk is reduced and an insertion loss becomes small.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

COPY

⑩ 日本国特許庁 (J P)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭62-127829

⑬ Int. Cl. 4

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987) 6月10日

G 02 F 1/31  
// G 02 B 6/12

A-7348-2H  
8507-2H

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 導波路形液晶光マトリックススイッチ

⑯ 特 願 昭60-267264

⑰ 出 願 昭60(1985)11月29日

⑱ 発 明 者 新 嶋 昌 幸 市原市八幡海岸通6 古河電気工業株式会社千葉電線製造  
所内

⑲ 発 明 者 柳 川 久 治 市原市八幡海岸通6 古河電気工業株式会社千葉電線製造  
所内

⑲ 発 明 者 小 粥 幹 夫 市原市八幡海岸通6 古河電気工業株式会社千葉電線製造  
所内

⑳ 出 願 人 古河電気工業株式会社 東京都千代田区丸の内2丁目6番1号

㉑ 代 理 人 弁理士 長門 侃二

# 明 細 書

## 1. 発明の名称

導波路形液晶光マトリックススイッチ

## 2. 特許請求の範囲

1. 導波路の各交差部に液晶セルと、該液晶セルの上部及び下部電極とを設け、各液晶セルに充填される液晶を当該2つの導波路がなす交差角の實質的に2等分線方向に分子配向させ、前記上部及び下部電極間の電界印加時及び無印加時のいずれか一方における液晶の屈折率を前記導波路の屈折率と實質的に等しい値に設定したことを特徴とする導波路形液晶光マトリックススイッチ。

2. 前記各液晶セルの上部及び下部の少なくともいずれか一方に配向層を設け、該配向層を配列処理したことを特徴とする特許請求の範囲第1項記載の導波路形液晶光マトリックススイッチ。

## 3. 発明の詳細な説明

(産業上の技術分野)

この発明は光ファイバ伝送回路や端末装置などの光路切替えに用いられる導波路形液晶光マトリ

ックススイッチに関する。

(従来の技術)

液晶光マトリックススイッチとして、従来クラッド層に液晶を使用したものが知られている。第6図及び第7図は従来技術の液晶光マトリックススイッチを示し、下部電極であるSi基板1の表面にSiO<sub>2</sub>バッファ層2を介してSiO<sub>2</sub>-Ta<sub>2</sub>O<sub>5</sub>からなる平板導波路3が形成されている。そして、平板導波路3の外表面にSiO<sub>2</sub>配向層4を介して液晶のクラッド層5が配設され、更にその外層にSiO<sub>2</sub>上部基板6が配設されている。上述の平板導波路3にはn本(例えば、2本)の平行光線8a、8b(第6図)が入射し、この平行光線8a、8bの光路中の動作点に、上述の下部電極1に加え、前記上部基板6の外表面に形成された上部電極7が設けられ、この上部及び下部電極7、1間に所定の電界を印加することにより光路が切り替わるようになっていく。即ち、液晶5は電界を印加するとその結晶構造が変化し、屈折率が変化する。これにより光路中の導波路の実効屈折率が変化し、電界の印加

されており、液晶はラビングされた方向に分子配向される。

導波路10a<sub>1</sub>、11a<sub>2</sub>の屈折率は液晶セル12の後述する上下電極（第1図には仮想線で上部電極13aが示してある）間に電界が印加されない場合の液晶の屈折率と略等しくなるように設定してある。従って、上下電極に電界が印加されない場合には導波路10a<sub>1</sub>、11a<sub>2</sub>と液晶との間に屈折率の界面が生じないために導波路10a<sub>1</sub>、11a<sub>2</sub>を伝搬してきた光信号は導波路10a<sub>1</sub>、11a<sub>2</sub>と液晶との境界面（前記一側面12a等）で屈折や反射を生じることなく直進することになる。一方、上下電極に電界が印加された場合には液晶の分子は電極に対して垂直配向となり、屈折率が小さくなって導波路10a<sub>1</sub>と液晶との間に屈折率の界面（12a）が生じ、この界面12aにおいて導波路10a<sub>1</sub>を伝搬してきた光信号は全反射を生じ、出力用導波路11a<sub>2</sub>にその光路を切替える。

斯くして、導波路の各交差部の液晶セルの上下電極の電界を公知の方法で制御すれば、 $n \times n$ マ

トリックススイッチが実現される。

次に、第3図及び第4図に示される導波路及び液晶セルの形成手順を参照しながら、本発明に係る液晶光マトリックススイッチの構成の詳細を説明する。

導波路10の両側にクラッド層19を形成させる場合にはSiO<sub>2</sub>基板15（第3図(a)）に下部薄膜電極13bを蒸着した後（同図(b)）、クラッド層19'が蒸着される（同図(c)）。そして、このクラッド層19'のコア部、即ち、導波路10が形成される部分19''をスパックエッチング法によりエッチングし（同図(d)）、これにSiO<sub>2</sub>-Ta<sub>2</sub>O<sub>5</sub>導波路層10''を蒸着し（同図(e)）、スパックエッチング法により前記導波路形成部分19''を残して導波路層10''をエッチングし、導波路10を形成する（同図(f)）。尚、クラッド層19の導波路10の下方部分は配向層17として機能する。

次に、上述のようにして形成された第3図の導波路10に、前記交差部位置の液晶挿入用の空セル12がエッチングにより穿設される（第4図(a)）。そして、液晶の分子配向を前述した一定方向に揃えるために液晶セル12部分の配向層17に該一定方向にラビング処理（配列処理）が施される。次いで、上部薄膜電極13aを蒸着し、液晶注入口21を穿設した上部SiO<sub>2</sub>基板20を、電極蒸着面を下にしてこれらが液晶挿入用の空セル12に整合するように導波路10に接合する。このように形成された液晶挿入用の空セル12に液晶注入口21から液晶24が注入され、封止部材22により液密に封止される。尚、前記下部薄膜電極13bは共通電極として機能し、上部（薄膜）電極13aはパターン電極として機能し、各上部電極13aから引き出されるリードを図示しない制御回路に接続して公知の切替制御が実行される。

又、前記上部電極13aの形状を長さ350 $\mu$ m、幅150 $\mu$ mとし（第1図）、各導波路間隔を0.5mmとする（第2図）と、電極の間隔は約1mmとなるので、リード幅を100 $\mu$ mとしても、10 $\times$ 10のマトリックススイッチに集積可能である。

次に、第3図及び第4図に示される導波路及び液晶セルの形成手順を参照しながら、本発明に係る液晶光マトリックススイッチの構成の詳細を説明する。

導波路10の両側にクラッド層19を形成させる場合にはSiO<sub>2</sub>基板15（第3図(a)）に下部薄膜電極13bを蒸着した後（同図(b)）、クラッド層19'が蒸着される（同図(c)）。そして、このクラッド層19'のコア部、即ち、導波路10が形成される部分19''をスパックエッチング法によりエッチングし（同図(d)）、これにSiO<sub>2</sub>-Ta<sub>2</sub>O<sub>5</sub>導波路層10''を蒸着し（同図(e)）、スパックエッチング法により前記導波路形成部分19''を残して導波路層10''をエッチングし、導波路10を形成する（同図(f)）。尚、クラッド層19の導波路10の下方部分は配向層17として機能する。

次に、上述のようにして形成された第3図の導波路10に、前記交差部位置の液晶挿入用の空セル12がエッチングにより穿設される（第4図(a)）。そして、液晶の分子配向を前述した一定方向に揃えるために液晶セル12部分の配向層17に該一定方向にラビング処理（配列処理）が施される。次いで、上部薄膜電極13aを蒸着し、液晶注入口21を穿設した上部SiO<sub>2</sub>基板20を、電極蒸着面を下にしてこれらが液晶挿入用の空セル12に整合するように導波路10に接合する。このように形成された液晶挿入用の空セル12に液晶注入口21から液晶24が注入され、封止部材22により液密に封止される。尚、前記下部薄膜電極13bは共通電極として機能し、上部（薄膜）電極13aはパターン電極として機能し、各上部電極13aから引き出されるリードを図示しない制御回路に接続して公知の切替制御が実行される。

更に、本発明の液晶光マトリックススイッチは導波路10、11の外形形状を種々に変更することによりSM光ファイバ及びGI光ファイバのいずれにも適用可能である。

更に又、上述の実施例では液晶セル12に充填される液晶の屈折率を電界無印加時に導波路10、11の屈折率と略等しい値になるように設定されたが、本発明はこれに限定されず、電界印加時に両者の屈折率が等しくなるように設定するようにしてもよく、この場合、電界無印加時に入力用導波路を伝搬してきた光信号は導波路と液晶との界面で屈折するので、出力用導波路はこの屈折方向に配設すればよい。

（発明の効果）

以上詳述したように本発明の導波路形液晶光マトリックススイッチに依れば、導波路の各交差部の光路内に液晶セルを設け、該液晶セルに充填される液晶の分子配向を2つの導波路がなす交差角の實質的に2等分線方向に一致させ、上部及び下部電極間の電界印加時及び無印加時のいずれか一

（発明の効果）

以上詳述したように本発明の導波路形液晶光マトリックススイッチに依れば、導波路の各交差部の光路内に液晶セルを設け、該液晶セルに充填される液晶の分子配向を2つの導波路がなす交差角の實質的に2等分線方向に一致させ、上部及び下部電極間の電界印加時及び無印加時のいずれか一

特開昭62-127829 (4)

方における液晶の屈折率と導波路の屈折率と実質的に等しい値に設定したので、スイッチング動作時に大きな偏向角が得られ、クロストークが小さく挿入損失が小さく、しかも低損失で光ファイバと接続できるという優れた効果を奏する。

#### 4. 図面の簡明な説明

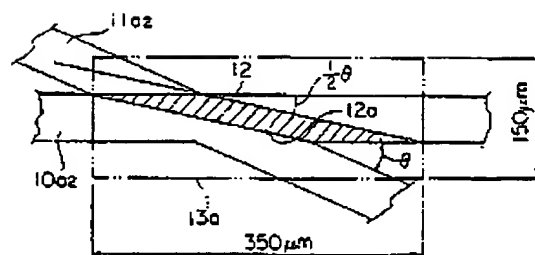
第1図乃至第4図は本発明の一実施例を示し、第1図は導波路形液晶光マトリックススイッチの導波路交差部に形成された液晶セルを示す横断面図、第2図は入力用導波路10及び出力用導波路11の構成を示すレイアウト図、第3図は導波路の形成手順を説明するための工程図、第4図は導波路内に形成される液晶セルの縦断面図、第5図及び第6図は従来の液晶光マトリックススイッチの構成図である。

10…入力用導波路、11…出力用導波路、12…液晶セル、13a…上壁(薄膜)電極、13b…下壁(薄膜)電極、17…配向層、24…液晶。

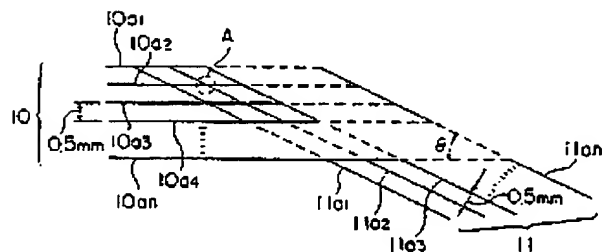
出 願 人 吉河電気工業株式会社

代 理 人 弁 理 士 長 門 俊 二

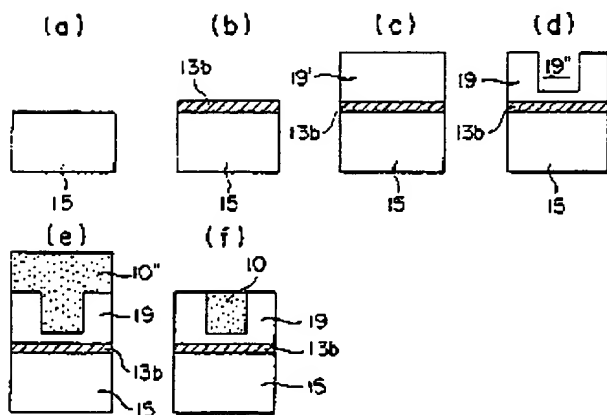
第1図



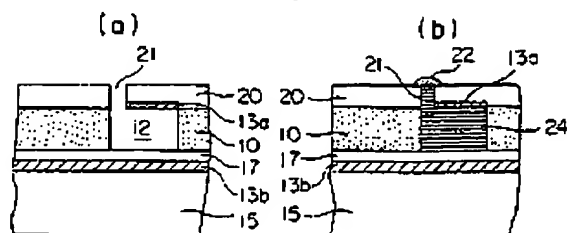
第2図



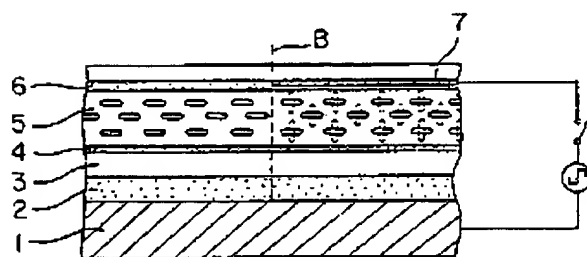
第3図



第4図



第5図



第6図

